



Студентам: [литература](#) | [указатель](#) | [учебники](#) | [форум](#) | [мнения](#) | [однокурсники](#) | [рейтинг](#)

Лекции: 1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 экзамен экстернат [диплом](#)

Дополнительные материалы: 1

5. Лекция: Комбинационные микросхемы. Часть 1

Страницы: << | [1](#) | [2](#) | [3](#) | [4](#) | [5](#) | [вопросы](#) | >>

[для печати и PDA](#)

Если Вы заметили ошибку - [сообщите нам](#).

На [рис. 5.9](#) показаны для примера две микросхемы шифраторов ИВ1 и ИВ3. Первая имеет 8 входов и 3 выхода (шифратор 8–3), а вторая — 9 входов и 4 выхода (шифратор 9–4). Все входы шифраторов — инверсные (активные входные сигналы — нулевые). Все выходы тоже инверсные, то есть формируется инверсный код. Микросхема ИВ1, помимо 8 информационных входов и 3 разрядов выходного кода (1, 2, 4), имеет инверсный вход разрешения –EI, выход признака прихода любого входного сигнала –GS, а также выход переноса –EO, позволяющий объединять несколько шифраторов для увеличения разрядности.

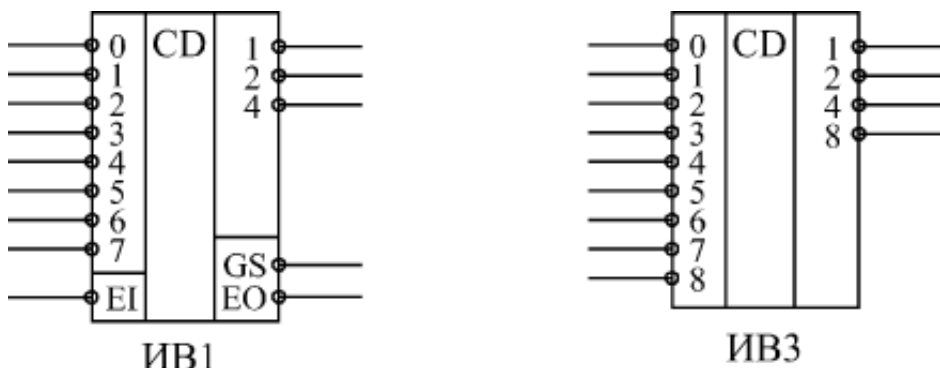


Рис. 5.9. Микросхемы шифраторов

Таблица истинности шифратора ИВ1 приведена в [табл. 5.2](#).

Таблица 5.2. Таблица истинности шифратора ИВ1

Входы		Выходы			
-EI	0 1 2 3 4 5 6 7	-GS	4	2	1 -EO
1	x x x x x x x x	1	1	1	1
0	1 1 1 1 1 1 1 1	1	1	1	0
0	x x x x x x x 0	0	0	0	1
0	x x x x x x 0 1	0	0	1	1
0	x x x x x 0 1 1	0	1	0	1
0	x x x x 0 1 1 1	0	1	1	1
0	x x x 0 1 1 1 1	1	0	0	1
0	x x 0 1 1 1 1 1	1	0	1	1
0	x 0 1 1 1 1 1 1	1	1	0	1
0	0 1 1 1 1 1 1 1	1	1	1	1

Из таблицы видно, что на выходах кода 1, 2, 4 формируется инверсный двоичный код номера входной линии, на который приходит отрицательный входной сигнал. При одновременном поступлении нескольких входных сигналов формируется выходной код, соответствующий входу с наибольшим номером, то есть старшие входы имеют приоритет перед младшими.

Поэтому такой шифратор называется приоритетным. При отсутствии входных сигналов (вторая строчка таблицы) формируется выходной код 111. Единичный сигнал -EI (первая строчка) запрещает работу шифратора (все выходные сигналы устанавливаются в единицу). На выходе -GS вырабатывается нуль при приходе любого входного сигнала, что позволяет, в частности, отличить ситуацию прихода нулевого входного сигнала от ситуации отсутствия любых входных сигналов. Выход -EO становится активным (нулевым) при отсутствии входных сигналов, но разрешении работы шифратора сигналом -EI .

Стандартное применение шифраторов состоит в сокращении количества сигналов. Например, в случае шифратора ИВ1 информация о восьми входных сигналах сворачивается в три выходных сигнала. Это очень удобно, например, при передаче сигналов на большие расстояния. Правда, входные сигналы не должны приходить одновременно. На [рис. 5.10](#) показаны стандартная схема включения шифратора и временные диаграммы его работы.

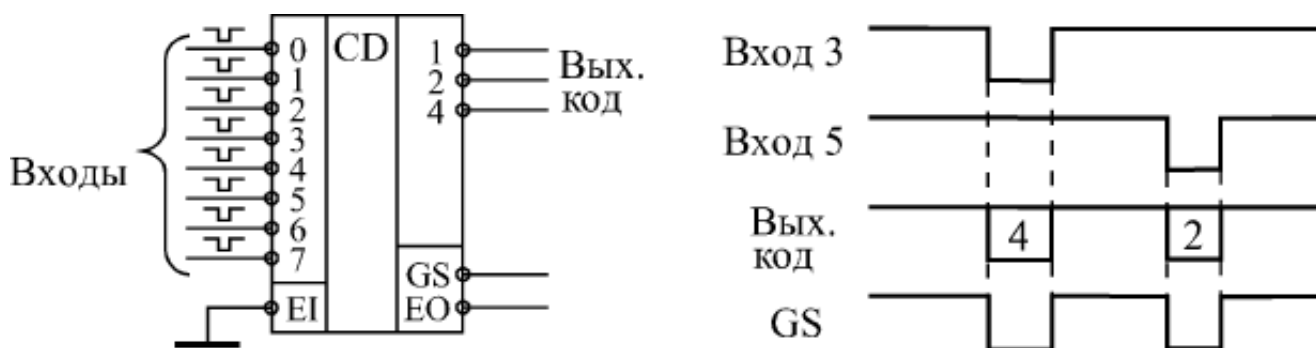


Рис. 5.10. Стандартное включение шифратора

Инверсия выходного кода приводит к тому, что при приходе нулевого входного сигнала на выходе формируется не нулевой код, а код 111, то есть 7. Точно так же при приходе, например, третьего входного сигнала на выходе образуется код 100, то есть 4, а при приходе пятого входного сигнала — код 010, то есть 2.

Наличие у шифраторов входов EI и EO позволяет увеличивать количество входов и разрядов шифратора, правда, с помощью дополнительных элементов на выходе. На рис. 5.11 показан пример построения шифратора 16–4 на двух микросхемах шифраторов ИВ1 и трех элементах 2И-НЕ (ЛАЗ).

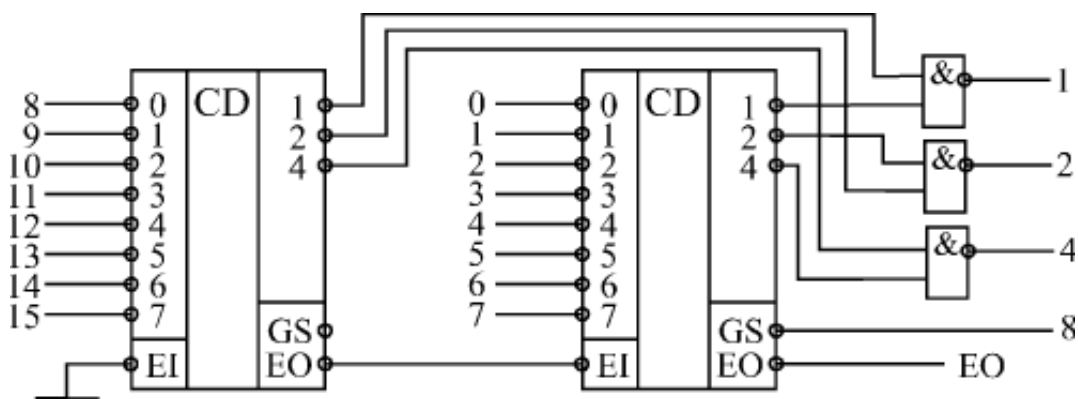


Рис. 5.11. Шифратор 16–4 на двух шифраторах 8–3

Одновременное или почти одновременное изменение сигналов на входе шифратора приводит к появлению периодов неопределенности на выходах. Выходной код может на короткое время принимать значение, не соответствующее ни одному из входных сигналов. Поэтому в тех случаях, когда входные сигналы могут приходить одновременно, необходима синхронизация выходного кода, например, с помощью разрешающего сигнала EI, который должен приходить только тогда, когда состояние неопределенности уже закончилось.

Задержка шифратора от входа до выхода кода примерно в полтора раза превышает задержку логического элемента, а задержка до выхода GS — примерно в два раза больше. Точные величины задержек микросхем надо смотреть в справочниках.